

센서 및 통신 응용 핵심 소재 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT 소자의 게이트 길이 스케일링 및 주파수 특성 개선 연구

조현빈¹ · 김대현^{1,*}

Gate length scaling behavior and improved frequency characteristics of $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ high-electron-mobility transistor, a core device for sensor and communication applications

Hyeon-Bhin Jo¹ and Dae-Hyun Kim^{1,*}

Abstract

The impact of the gate length (L_g) on the DC and high-frequency characteristics of indium-rich $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ channel high-electron mobility transistors (HEMTs) on a 3-inch InP substrate was investigated. HEMTs with a source-to-drain spacing (L_{SD}) of 0.8 μm with different values of L_g ranging from 1 μm to 19 nm were fabricated, and their DC and RF responses were measured and analyzed in detail. In addition, a T-shaped gate with a gate stem height as high as 200 nm was utilized to minimize the parasitic gate capacitance during device fabrication. The threshold voltage (V_T) roll-off behavior against L_g was observed clearly, and the maximum transconductance ($g_{m,max}$) improved as L_g scaled down to 19 nm. In particular, the device with an L_g of 19 nm with an L_{SD} of 0.8 μm exhibited an excellent combination of DC and RF characteristics, such as a $g_{m,max}$ of 2.5 mS/ μm , On resistance (R_{ON}) of 261 $\Omega \cdot \mu\text{m}$, current-gain cutoff frequency (f_T) of 738 GHz, and maximum oscillation frequency (f_{max}) of 492 GHz. The results indicate that the reduction of L_g to 19 nm improves the DC and RF characteristics of InGaAs HEMTs, and a possible increase in the parasitic capacitance component, associated with T-shap, remains negligible in the device architecture.

Keywords : $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$, HEMT, Current-gain cutoff frequency, Maximum oscillation frequency, Sub-MMW, Image sensor.

1. 서 론

과거부터 InP 기판 상의 $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 물질을 이용한 HEMT 소자에 대하여 우수한 전자이동도 특성을 바탕으로 이미지 센서, 양자 컴퓨팅 및 THz 시스템 등 다양한 분야에 이용되고 있다 [1-5]. 수소연료 자동차, 우주선 용 PEM(Proton-Exchange Membrane)과 고체 산소연료 전지 및 기타 장시간 사용하는 수소센서에 대하여 수소 검출 기능에 많은 관심을 보이고 있다. 이러한 센서는 최소 전력 소비와 중량 및 낮은 고장 경보율을 갖고 실온에서 수소 검출이 요구된다. 이러한 요구로

Pt게이트를 이용한 HEMT 소자의 수소 센서의 연구도 다양한 관점에서 이루어져 왔다.

또한, $\text{In}_x\text{Ga}_{1-x}\text{As}$ 채널의 Indium이 풍부한 ($x>0.53$) InP 기판의 고 전자 이동도 트랜지스터 (HEMT)는 마이크로파에서 밀리미터파(sub-MMW)대역의 다양한 저잡음 및 초고주파 응용에서 큰 성공을 보였으며, 밀리미터파 이하 대역을 충분히 활용하기 위해서는 밀리미터파 이하 영역에서 신호를 처리할 수 있는 반도체 트랜지스터 기술 개발이 시급하다. 특히, $\text{In}_x\text{Ga}_{1-x}\text{As}$ HEMT는 우수한 고주파 노이즈 특성으로 인해 미래의 양자 컴퓨팅 및 Beyond-5G (B5G) 응용 분야에 대한 핵심 소재로 주목받고 있으며, $\text{In}_x\text{Ga}_{1-x}\text{As}$ HEMT의 최소 잡음 지수(NF_{min})를 더욱 개선하기 위해서는 전류 이득 차단 주파수 (f_T)를 높이고 소스 및 드레인 저항(R_s and R_d)를 낮추는 것이 필수적이다.

이런 관점에서 $\text{In}_x\text{Ga}_{1-x}\text{As}$ HEMT의 고주파 이득 및 잡음 특성을 개선하기 위해서는 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 양자우물(Quantum-well) 채널의 캐리어 수송 특성을 개선하고 반도체 소자의 물리적 게이트 길이(L_g)를 줄이는 동시에 소스 저항 및 드레인 저항 등과 같은 직렬 저항 성분과 게이트 기생 커패시턴스 성분을 포함하는 모든 기생 성분을 최소화에 대한 연구가 널리 진행되었다.

¹ 경북대학교 전자전기공학부 (School of Electronic and Electrical Engineering, Kyungpook National University) 80, Daehak-ro, Buk-gu, Daegu 41566, Republic of Korea
*Corresponding author: dae-hyun.kim@ee.knu.ac.kr
(Received: Oct. 19, 2021, Revised : Nov. 15, 2021, Accepted : Nov. 23, 2021)

This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<https://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

그 중 E. Y. Chang은 전류 이득 차단 주파수가 710 GHz의 특성을 갖는 InP 기판 위 InAs 채널을 갖는 InGaAs HEMT 소자에 대한 결과를 보고한 바 있으며 [6], A. Leather는 전류 이득 차단 주파수가 600 GHz를 넘는 특성을 갖는 GaAs 기판 위 $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$ 채널을 갖는 $L_g = 20$ nm metamorphic-HEMTs (mHEMTs)를 구현 [7], 그리고 X. Mei는 최초로 최대 발전 주파수 (f_{max})가 1 THz를 초과하는 $L_g = 25$ nm의 InAs 채널 HEMT를 보고한 바 있다 [8].

본 논문에서는 3-inch InP 기판에서 $L_g = 1 \mu\text{m}$ to 19 nm를 갖는 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT를 제작 및 게이트 길이가 DC 특성에 대해 어떻게 영향을 미치는지 연구를 진행하였으며, $x = 0.8$ 인 인듐이 풍부한 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 채널과 최적화된 단위공정을 접목하여 $L_g = 19$ nm $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT 소자에서 최대 전달 컨덕턴스 ($g_{m,\text{max}} = 2.5 \text{ mS}/\mu\text{m}$, 온 저항 ($R_{\text{ON}} = 261 \Omega \cdot \mu\text{m}$) 및 전류 이득 차단주파수 ($f_T = 738 \text{ GHz}$)의 특성을 갖는 세계 최고의 주파수 특성을 갖는 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT를 제작하였다.

2. 소자 공정

Indium-rich $\text{In}_x\text{Ga}_{1-x}\text{As}$ HEMTs 제작을 위한 에피층은 Semi-insulating InP 기판 상에 금속-유기-화학-기화-증착 (metal-organic chemical-vapor-deposition, MOCVD) 장비를 사용하여 성장되었으며, 자세한 사항은 [9]에 보고된 바 있다. 에피 웨이퍼의 핵심 요소는 다음과 같으며, i) InP etch stop 층 상단에 고농도로 도핑된 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 다층 캡 구조 채택을 통한 저항 특성 개선 및 ii) $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ 코어 채널 위/아래로 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 채널을 구성한 복합채널 설계를 통한 채널의 전자이동도 개선이다. 이를 통해 상온에서 채널의 Hall 이동도 ($\mu_{n,\text{Hall}}$)는 $13,500 \text{ cm}^2/\text{V}\cdot\text{s}$, 2차원 전자가스 밀도 ($n_{2\text{-DEG}}$)는 $3 \times 10^{12} /\text{cm}^2$ 의 특성을 갖는 에피 웨이퍼를 소자 제작에 활용하였다. 에피층은 위에서부터 30 nm 두께 n+ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 다층 캡 영역, 3 nm 두께 InP 식각 정지층, Si δ -도핑을 포함한 9 nm 두께 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 배리어/스페이스 영역, 9 nm 두께의 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ 코어 채널을 포함한 복합 채널 영역, 그리고 200 nm 두께의 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 버퍼층으로 구성된다.

Fig. 1은 제작된 소자의 단면 그림을 나타내고 있으며, 소자 제작은 본 연구진에서 기 발표된 논문[10]과 유사한 방식으로 진행되었다. 3-inch i-line stepper와 전자빔 묘화 공정을 접목하여 안정적인 소자 공정을 채택하였다. 첫번째로 소자 간 절연을 위한 회석산 H_3PO_4 식각 용액 기반의 MESA 식각 공정을 시작으로 Ti/Mo/Ti/Pt/Au = 5/10/10/10/25 nm의 메탈 스택을 활용한 소스/드레인 비합금 오믹 콘택 형성 진행하였으며 소스에서 드레인 간격 (L_{SD})를 $0.8 \mu\text{m}$ 까지 줄여 소자공정을 진행하였다. 특히, 소스/드레인 오믹 메탈의 총 두께를 최대한 줄여 T-형태의 게이트 전자빔 노광 공정을 위한 다층 전자빔 레지스트 코팅의

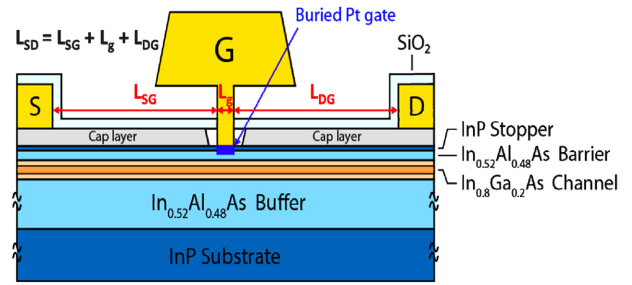


Fig. 1. A schematic cross-section of an $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT with $L_g = 19$ nm on a 3-inch InP substrate.

안정성을 확보하였다. 콘택 패드 형성 및 PECVD를 활용한 SiO_2 증착 이후 T-형태 게이트 형성을 위한 전자빔 묘화 공정 후 리세스 식각 공정 및 Pt/Ti/Pt/Au 스택의 게이트 메탈 증착과 게이트에서 채널 간격을 최적화를 위한 Pt sinking 공정으로 소자 공정이 마무리된다. 본 연구에서는, 최적화된 전자빔 묘화 공정 조건을 활용하여 20 nm 이하의 게이트 길이를 갖는 T-형태의 게이트 패턴 형성 공정을 최적화하였다.

3. 결과 및 고찰

3.1 제작된 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT의 DC 스케일링 특성

Fig. 2는 제작된 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT 소자의 상온에서의 게이트 길이에 따른 DC 전기적 특성을 보여준다. Fig. 2(a)는 게이트 길이에 따른 출력 (output) 특성을 나타내며 제작된 소자는 drain bias ($V_{\text{DS}} = 0.8 \text{ V}$)까지 훌륭한 핀치오프 (pinch-off) 및 전류 포화 특성을 보이고 있다. 특히, 게이트 길이가 감소함에 따라 드레인 전류 (I_{ON})의 증가 및 온-저항 (R_{ON})의 감소의 게이트 길이 스케일링이 잘 이루어지며, $L_g = 19$ nm 소자의 경우 $R_{\text{ON}} = 261 \Omega \cdot \mu\text{m}$ 로 굉장히 우수한 특성을 보이고 있다. 이는 transmission-line-method (TLM) 패턴을 통해 분석된 콘택 저항 ($R_c = 40 \Omega \cdot \mu\text{m}$)의 우수한 콘택 특성에 의한 것으로 분석할 수 있다. Fig. 2(b)는 게이트 길이에 따른 문턱전압이하 (subthreshold) 특성을 나타내며, 게이트 길이 감소에 따라 문턱전압(V_T)이 음의 방향으로 이동하는 것을 볼 수 있으며, $L_g = 171$ to 87 nm까지는 외인성 전달컨덕턴스 (extrinsic transconductance, $g_{m,\text{ext}}$)가 증가하는 경향을 보인다. Sub-80 nm에서는 포화되는 특성을 보인다. 본 연구를 통해 제작된 소자는 게이트 공정 최적화를 통해 게이트 길이의 감소에 따라 g_m 의 증가를 최소화하였기 때문에 매우 작은 게이트 길이를 갖는 소자에서도 $g_{m,\text{ext}}$ 가 감소하지 않고 포화되는 경향을 보이는 것으로 분석할 수 있다.

Fig. 3은 다양한 면적의 L_{SD} 및 L_g 를 갖는 제작된 소자에 대해 스윙 (Subthreshold Swing, S) 및 문턱전압 (V_T)의 스케일링

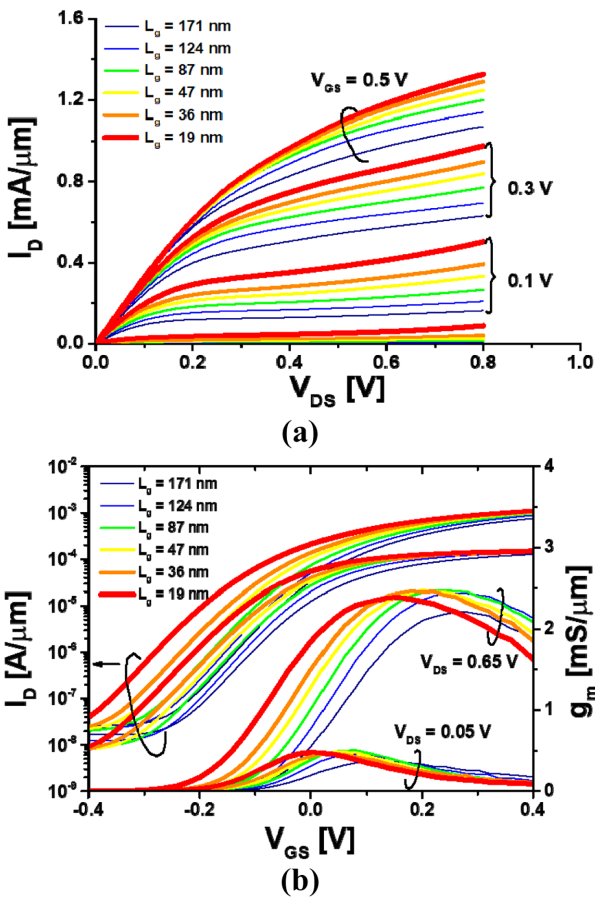


Fig. 2. (a) Output characteristics and (b) subthreshold characteristics for the fabricated devices with $L_g = 171$ to 19 nm.

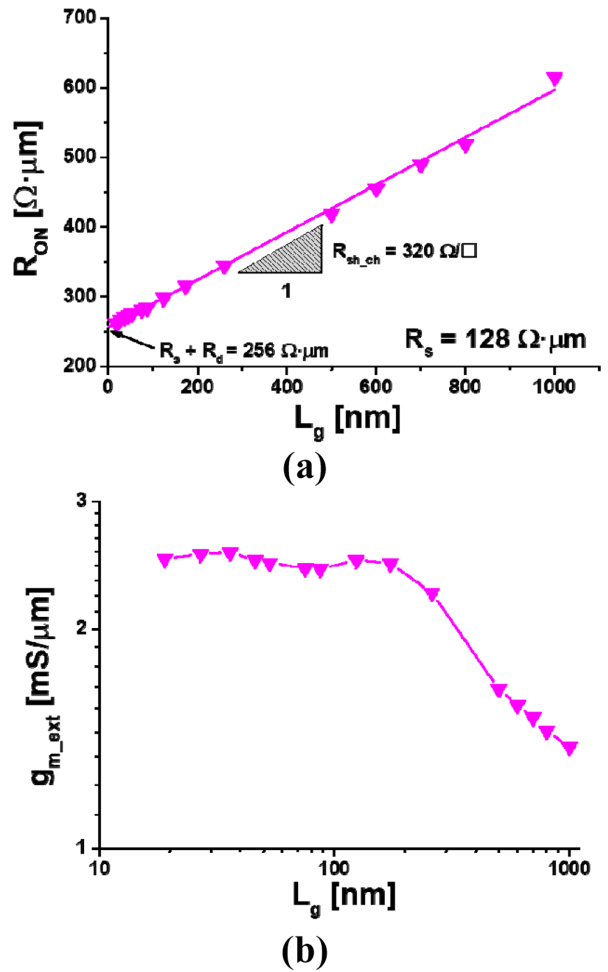


Fig. 4. (a) On-resistance (R_{ON}) and (b) extrinsic transconductance ($g_{m,ext}$) for the fabricated devices with $L_{SD} = 0.8 \mu\text{m}$.

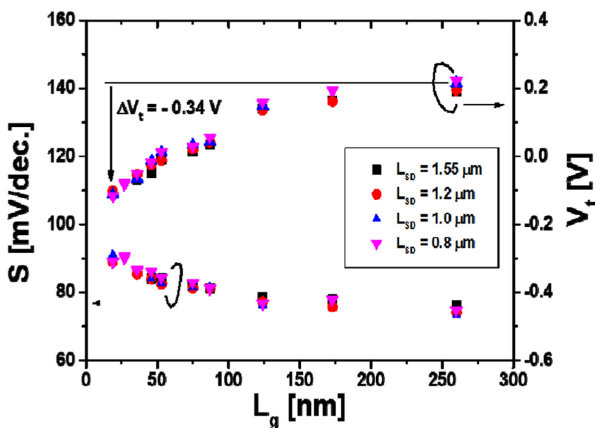


Fig. 3. Subthreshold swing (S) and threshold voltage (V_t) with various lateral dimension (L_{SD} , L_g) devices.

특성을 보여주고 있으며, 기생 저항 성분에만 영향을 주는 L_{SD} 에 무관하게 제작된 소자는 동일한 L_g 에서 유사한 스윙 및 문턱전압 특성을 보이는 것을 확인할 수 있다. 이는 i-line stepper와 전자빔 묘화 공정을 3-inch InP 기판 기반 공정을 진행함

으로써 안정적인 소자 공정이 이루어졌음을 대변하며, 3-inch wafer level 평가 결과 전자소자의 DC 특성 핵심 figure of merits (FOMs)인 스윙, 문턱전압 및 최대 전달컨덕턴스가 10% 이내의 균일성을 갖는 것을 확인하였다. 이를 통해 제작된 소자의 L_g 스케일링 동작 특성 분석의 신뢰성을 확보하였다.

Fig. 4는 $L_g = 1 \mu\text{m}$ to 19 nm의 게이트 길이에 따른 온 저항 (R_{ON}) 및 외인성 전달컨덕턴스 ($g_{m,ext}$) 특성을 보여준다. Fig. 4(a)는 게이트 길이에 따른 온 저항 특성을 나타내고 있으며, 게이트 길이에 감소에 따라 채널에서의 저항은 채널의 면 저항 ($R_{sh, ch}$) \times 게이트 길이로 주어지며 게이트 길이 감소에 따라 선형적으로 감소하는 경향을 확인할 수 있다. 또한, 선형 근사를 통해 소스/드레인 저항 (R_s and R_d)는 $128 \Omega \cdot \mu\text{m}$ 로 우수한 특성을 보이고 있다. Fig. 4(b)는 게이트 길이에 따른 외인성 최대 전달컨덕턴스를 나타내고 있으며, $L_g = 1 \mu\text{m}$ to 87 nm까지는 전달컨덕턴스가 증가하는 경향을 보이고 있으며, 앞서 Fig. 2(b)에서 보았던 것과 같이 Sub-80 nm에서는 포화되는 특성을 보인다.

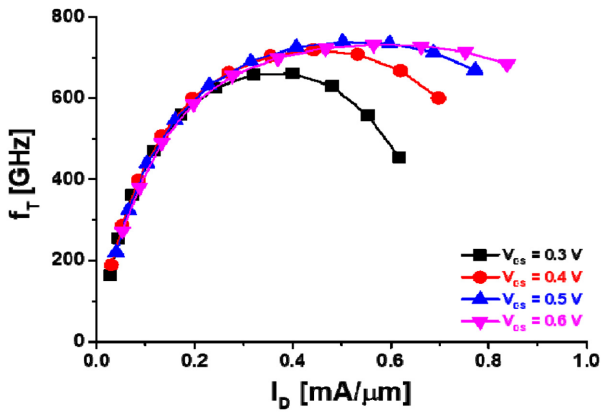


Fig. 5. Bias-dependent f_T versus I_D for the device with $L_g = 19$ nm with various V_{DS} condition.

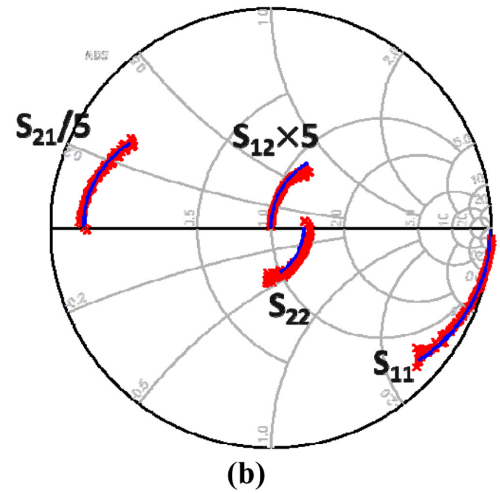
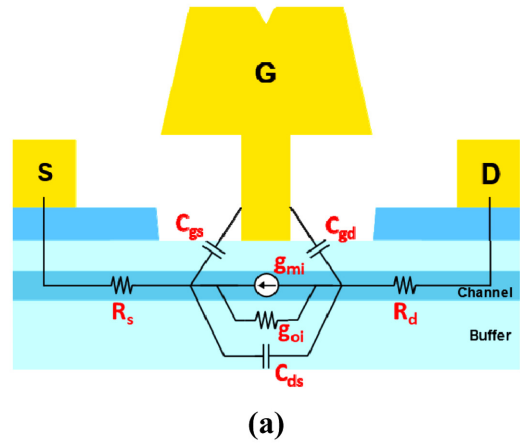


Fig. 6. (a) Small-signal equivalent circuit for a HEMT together with model parameters and (b) measured (red)/modeled (blue) S-parameters.

3.2 $L_g = 19$ nm $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT RF 특성

마이크로웨이브 특성의 측정/분석은 Agilent 사의 PNA 시스템을 사용하여 오프 웨이퍼 교정을 진행한 1 GHz에서 50 GHz 까지 특성 평가를 진행하였으며, 웨이퍼 상에 구현되어 있는 Open (개방) 및 Short (단락) 패턴을 사용하여 측정된 산란 매개변수 (S-parameter)를 활용하여 패드에서 형성되어 있는 기생 커패시턴스 및 인덕턴스를 제거하였다.

Fig. 5는 $L_g = 19$ nm $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT 소자에 대해 bias-dependent 전류 이득 차단주파수 (f_T)를 다양한 drain bias 조건에서 특성을 보여준다. Fig. 5에서 보이는 것과 같이 제작된 소자는 $V_{DS} = 0.5$ V 조건에서 $f_T = 738$ GHz로 지금까지 모든 물질계의 FET (Field-Effect Transistor) 소자에서 발표된 전류 이득 차단주파수보다 높은 주파수 특성을 보이고 있다. 특히, 넓은 드레인 전류 범위에서 전류 이득 차단주파수가 600 GHz가 넘는 특성을 보이고 있으며, 이는 저잡음 증폭기 (LNA) 등의 응용 분야에서 우수한 선형성 특성을 보일 것으로 예상할 수 있다.

Fig. 6(a)는 일반적인 $\text{In}_x\text{Ga}_{1-x}\text{As}$ HEMT 소자의 소신호 등가 회로를 나타내며 내인성 전달컨덕턴스 (g_{mi}), 내인성 출력컨덕턴스 (g_{oi}), gate-to-source 및 gate-to-drain 커패시턴스 (C_{gs} , C_{gd}) 및 기생저항 성분인 소스저항 (R_s), 드레인 저항 (R_d)로 구성되어 있다. Fig. 6(b)는 Fig. 6 (a)의 소신호 등가회로를 활용하여 소신호 모델링을 진행, 측정된 산란 매개변수와 모델링 산란 매개변수를 같이 나타내고 있으며, 측정 결과와 모델링 결과가 잘 일치하는 것을 확인할 수 있다.

Table 1은 Fig. 6에서 설명된 소신호 모델링을 바탕으로 모델링 된 등가회로의 성분들 및 전류 이득 차단주파수와 최대공진주파수 그리고 측정된 전류 이득 차단주파수/최대 공진주파수를 나타내며, 본 연구를 통해 제작된 $L_g = 19$ nm $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT는 우수한 채널 전자 이동도 특성을 갖는 에피 웨이퍼에서 기인한 $g_{mi} = 4.2$ mS/mm와 n+ InGaAs/InAlAs 다층 캡 구조를 통한 기생 저항 성분 (R_s , R_d) 최소화 및 최적화된 T-형태 게이트 형성 공정을 통한 기생 커패시턴스 최소화를 통해 우수한 DC 및 주파수 특성을 보이는 것으로 분석할 수 있다.

Table 1. Extracted values of small-signal equivalent circuit parameters and f_T/f_{max} for the $L_g = 19$ nm $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT.

L_g [nm]	C_{gs} [fF/ μm]	C_{gd} [fF/ μm]	$R_{s,d}$ [$\Omega \cdot \mu\text{m}$]	R_g [$\Omega/\mu\text{m}$]	g_{mi} [mS/ μm]	g_{oi} [mS/ μm]	$f_{T, meas.}$ [GHz]	$f_{T, mod.}$ [GHz]	$f_{max, meas.}$ [GHz]	$f_{max, mod.}$ [GHz]
19	0.615	0.105	128	0.375	4.20	0.757	738	741	492	495

4. 결 론

본 연구에서는 3-inch InP 기판에서 $L_g = 1 \mu\text{m}$ to 19 nm 를 갖는 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT를 제작 및 게이트 길이가 DC 특성에 대해 어떻게 영향을 미치는지 분석하였으며, $L_g = 19 \text{ nm}$ $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT 소자에서 최대 전달 컨덕턴스 (g_{m_max}) = $2.5 \text{ mS}/\mu\text{m}$, 온저항 (R_{ON}) = $261 \Omega \cdot \mu\text{m}$ 및 전류 이득 차단주파수 (f_T) = 738 GHz 및 최대 공진주파수 (f_{max}) = 492 GHz 의 특성을 갖는 세계 최고의 주파수 특성을 갖는 $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ HEMT를 제작하였다.

감사의 글

이 논문은 2018학년도 경북대학교 국립대학육성사업 지원비에 의하여 연구되었음.

REFERENCES

- [1] T. Takahashi, M. Sato, K. Makiyama, T. Hirose, and N. Hara, "InAlAs/InGaAs HEMTs with minimum noise figure of 1.0 dB at 94 GHz", *Proc. IEEE 19th Int. Conf. IPRM*, pp. 55-58, Matsue, Japan, 2007.
- [2] J. M. Hornibrook, J. I. Colless, I. D. C. Lamb, S. J. Pauka, H. Lu, A. C. Gossard, J. D. Watson, G. C. Gardner, S. Falahi, M. J. Manfra, and D. J. Reilly, "Cryogenic control architecture for large-scale quantum computing", *Phys. Rev. Appl.*, Vol. 3, pp. 024010(1)-024010(9), 2015.
- [3] K. M. H. Leong, X. Mei, W. H. Yoshida, A. Zamora, J. G. Padilla, B. S. Gorospe, K. Nguyen, and W. R. Deal, "850 GHz receiver and transmitter front-end using InP HEMT", *IEEE Trans. THz Sci. Technol.*, Vol. 7, No. 4, pp. 466-475, 2017.
- [4] W. R. Deal, K. Leong, A. Zamora, B. Gorospe, K. Nguyen, and X. B. Mei, "A 660 GHz up-converter for THz communications", *Proc. IEEE Compd Semicond. Integr. Circuit Symp. (CSICS)*, pp. 1-4, Miami, FL, USA, 2017.
- [5] A. Tessmann, A. Leuther, S. Wagner, H. Massler, M. Kuri, H. -P. Stulz, M. Zink, M. Riessle, and T. Merkle, "A 300 GHz low-noise amplifier S-MMIC for use in next-generation imaging and communication applications", *Proc. IEEE MTT-S Int. Microw. Symp.*, pp. 760-763, Honolulu, HI, USA, 2017.
- [6] E. Y. Chang, C. I. Kuo, H. T. Hsu, C. Y. Chiang, and Y. Miyamoto, "InAs Thin-Channel High-Electron-Mobility Transistors with Very High Current-Gain Cutoff Frequency for Emerging Submillimeter-Wave Applications", *2013 Appl. Phys. Express*, Vol. 6, pp. 034001(1)-034001(3), 2013.
- [7] A. Leuther, S. Koch, A. Tessmann, I. Kallfass, T. Merkle, H. Massler, R. Loesch, M. Schlechtweg, S. Saito, and O. Ambacher, "20 nm metamorphic HEMT with 660 GHz f_T ", *IPRM 2011 – 23rd Inter. Conf. on Indium Phosphide Relat. Mater.*, pp. 1-4, Berlin, 2011.
- [8] X. Mei, W. Yoshida, M. Lange, J. Lee, J. Zhou, P.-H. Liu, K. Leong, A. Zamora, J. Padilla, S. Sarkozy, R. Lai, and W.-R. Deal, "First Demonstration of Amplification at 1 THz Using 25-nm InP High Electron Mobility Transistor Process," in *IEEE Electron Device Lett.*, Vol. 36, No. 4, pp. 327-329, 2015.
- [9] H. Sugiyama, H. Matsuzaki, H. Yokoyama, and T. Enoki, "High-electron-mobility $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$ composite-channel modulation-doped structures grown by metal-organic vapor-phase epitaxy", *2010 22nd Inter. Conf. on Indium Phosphide Relat. Mater.*, pp. 1-4, Kagawa, 2010.
- [10] H. B. Jo, D. Y. Yun, J. M. Baek, J. H. Lee, T. W. Kim, D. H. Kim, T. Tsutsumi, H. Sugiyama, and H. Matsuzaki, " $L_g = 25 \text{ nm}$ InGaAs/InAlAs high-electron mobility transistors with both f_T and f_{max} in excess of 700 GHz", *2019 Appl. Phys. Express*, Vol. 12, pp. 054006(1)-054006(4), 2019.